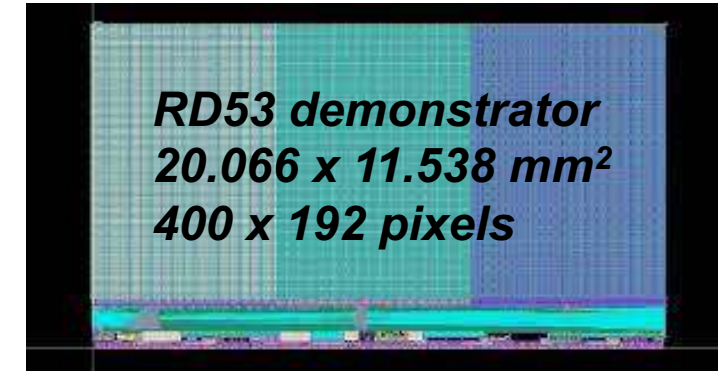


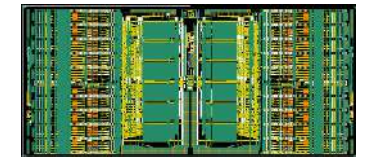
# Défis futurs de la microélectronique

**Damien Thienpont**

- Spécifications des circuits très différentes selon le type de détecteur et les applications
  - Chips pour trackers:
    - Readout quasi binaire, « *la performance analogique n'est pas dans le front-end* »
    - 90% de numérique, GHz/cm<sup>2</sup> hit rate
    - data sérialisées à 1.28 Gb/s
    - 1000 – 10 M canaux/chip
    - Radiations: 1 Grad
  - Chips pour Calorimètres:
    - Bas bruit, précision, large gamme dynamique (16 bits), bande passante 1GHz
    - 50% analogique et 50% numérique
    - data sérialisées à 1.28 Gb/s
    - 100 - 1000 canaux/chip
    - Radiations: 200 Mrad
  - Chips pour spatial:
    - Bas bruit
    - Analogique, peu de numérique
    - 1 - 100 canaux, radiations (1 kGy), MHz



**HGCROC3 (CMS Upgrade)**  
**14 x 7mm<sup>2</sup>**  
**78 canaux**



**ASIC AwaXe\_v2 (Athena Space Telescope)**  
**4 x 2 mm<sup>2</sup>**  
**2 canaux**



Larger number of channels

Access to smaller technology nodes

Low noise

Low power

High speed

High reliability

Large dynamic range

Larger number of digital cells

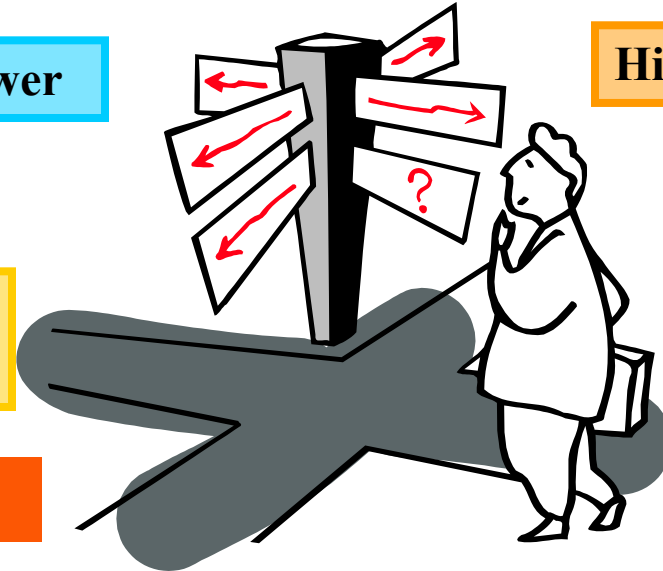
More and more complex tools

Radiation hardness

Low material

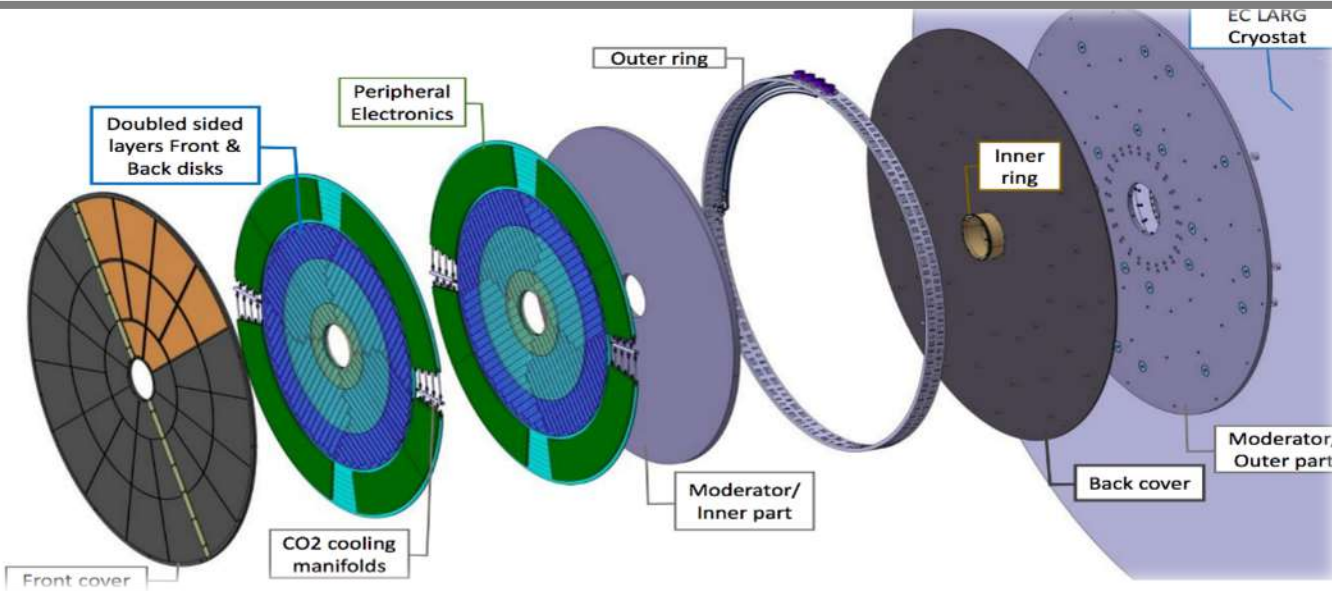
Low cost!  
(and even less)

Manpower, expertise and organization

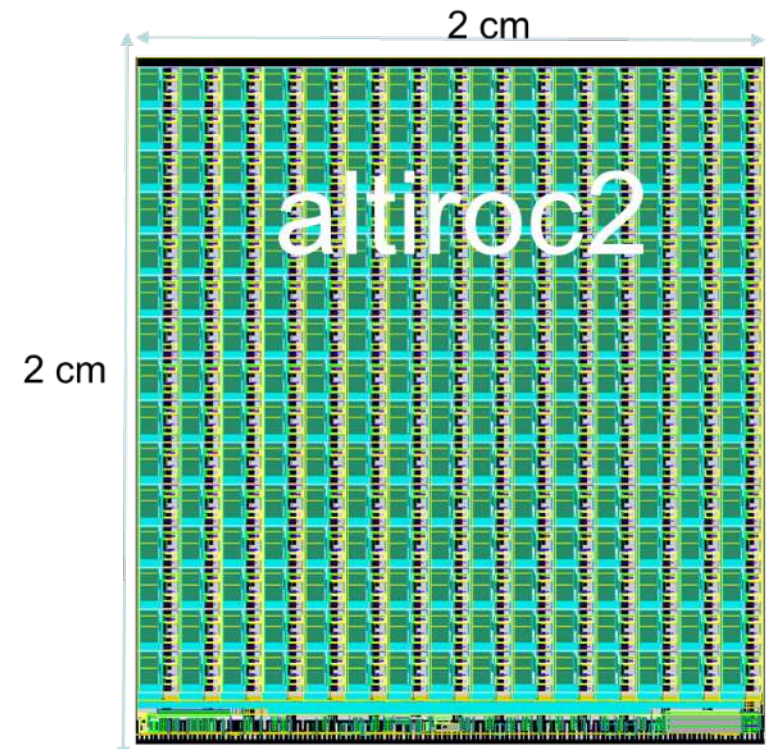


# ATLAS HGTD (Timing detector): ALTIROC

- **Time measurement** for minimum ionizing particle with a **resolution between 30 ps to 50 ps per track over the detector's lifetime**
- **Luminosity measurement**: sum of the hits for each Bunch Crossing

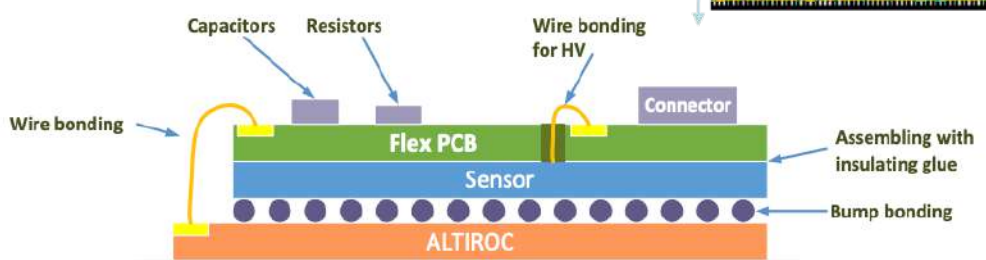
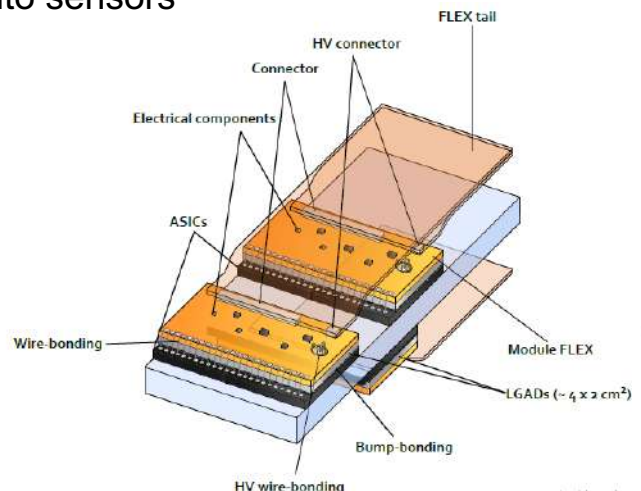


- 65% digital, 35 % analogue, ultra bas bruit
- Design « Digital On Top », vérification UVM
- Floor plan « Analog On Top »

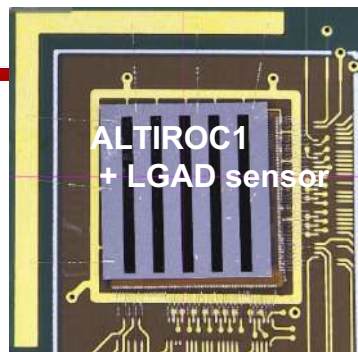


23 000 ALTIROC ASIC (225 voies) soit > 5 Millions de voies  
ASIC bump bonded onto sensors

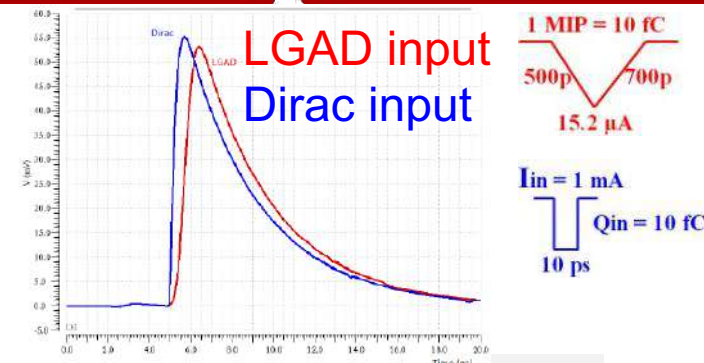
**LGAD sensors**  
1.3 x 1.3 mm<sup>2</sup>  
Thickness = 50 μm



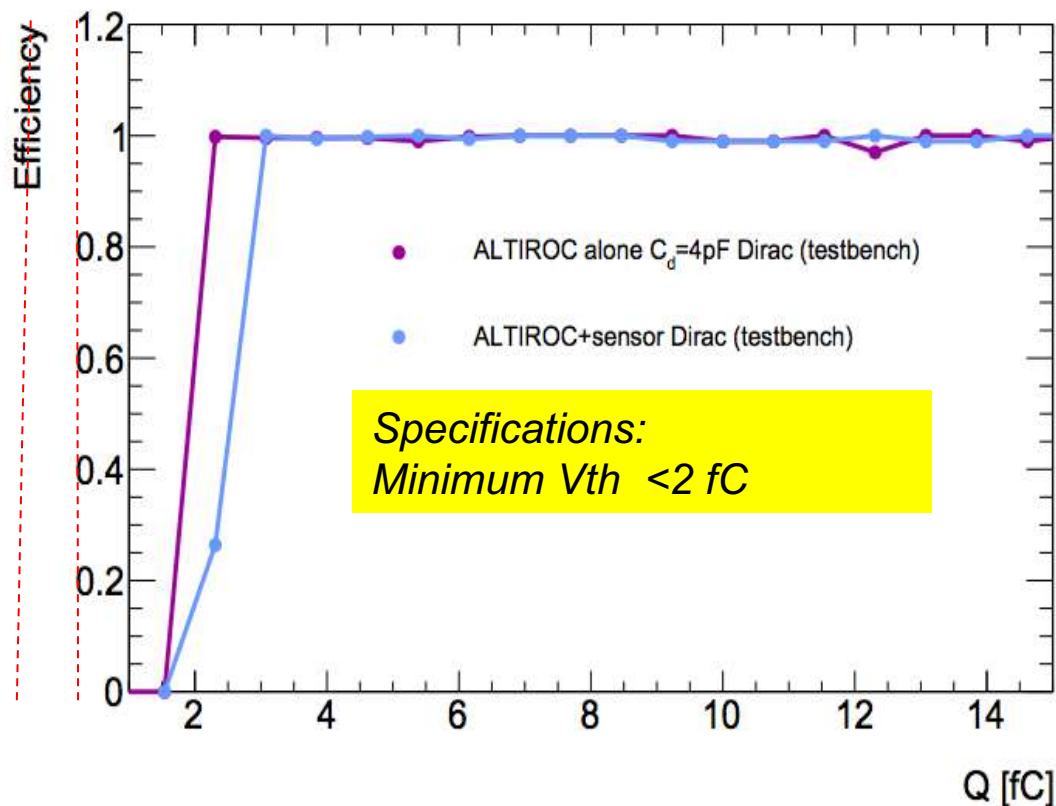
# ALTIROC1 – performance analogique niveau system



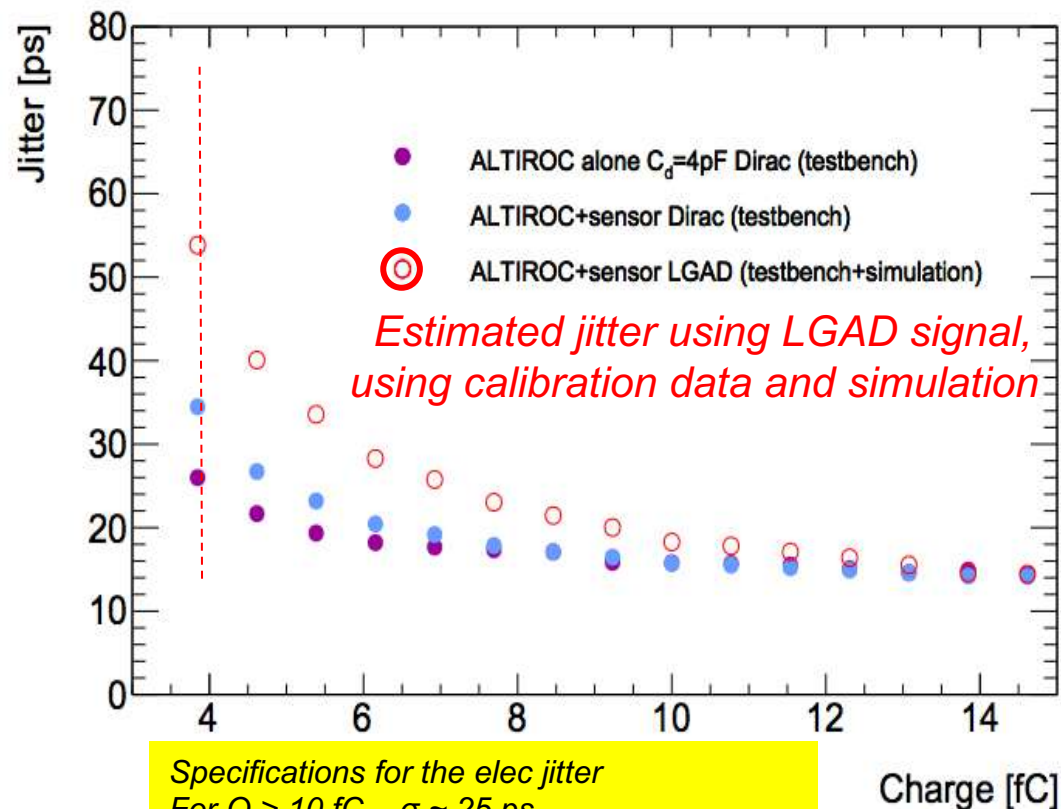
Performance à la pointe de l'état de l'art



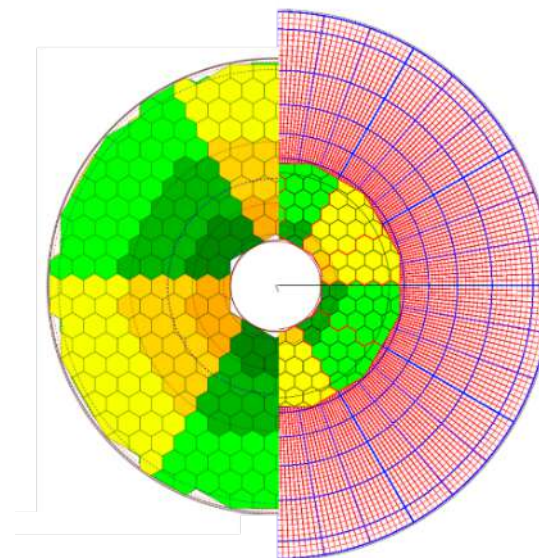
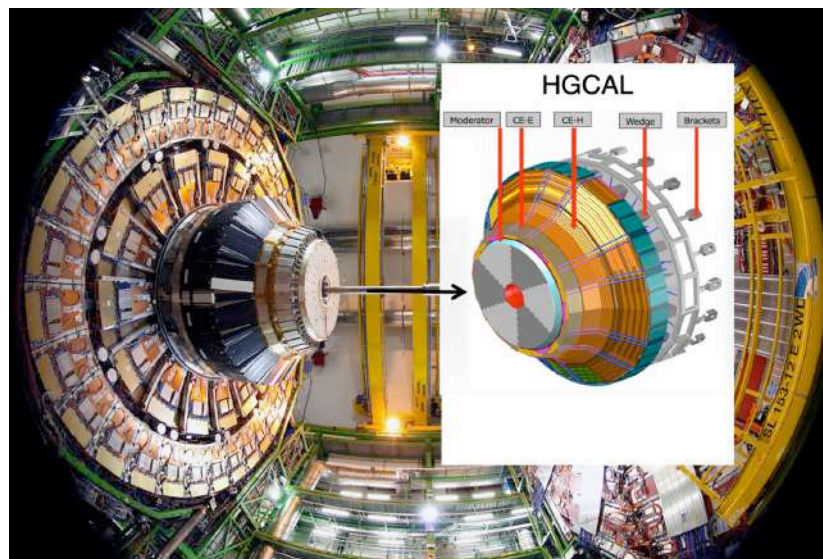
$\epsilon \sim 100\%$  for ASIC alone and ASIC+Sensor at 4 fC



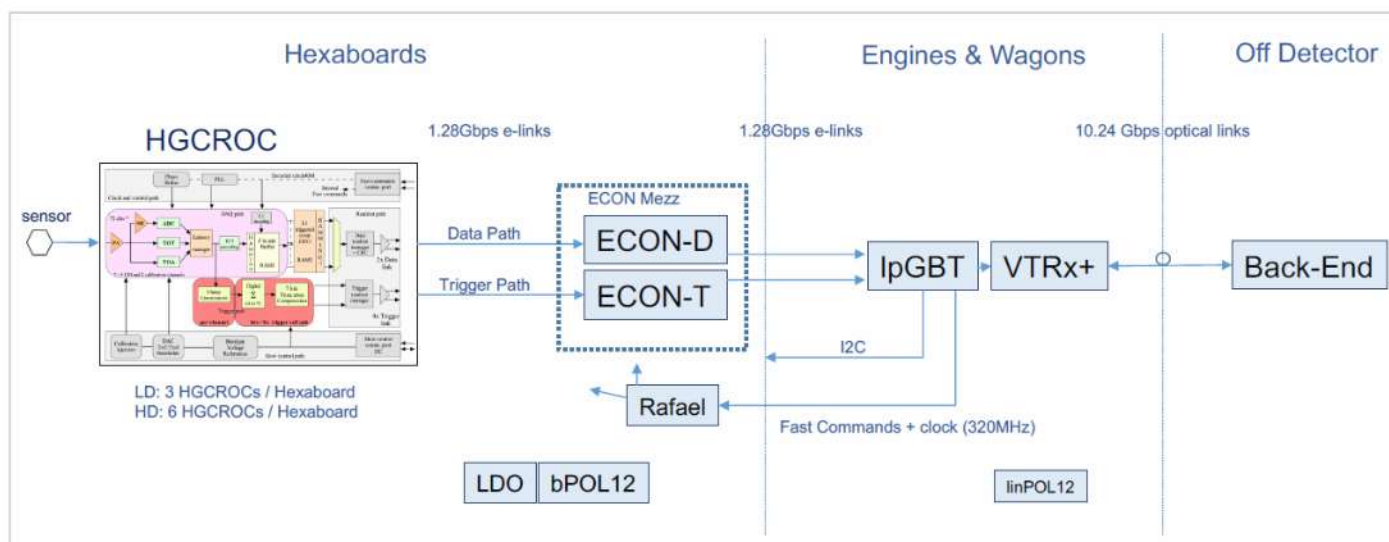
Jitter  $\sim 25$  ps (55 ps) for ASIC alone (ASIC+sensor) at 4 fC



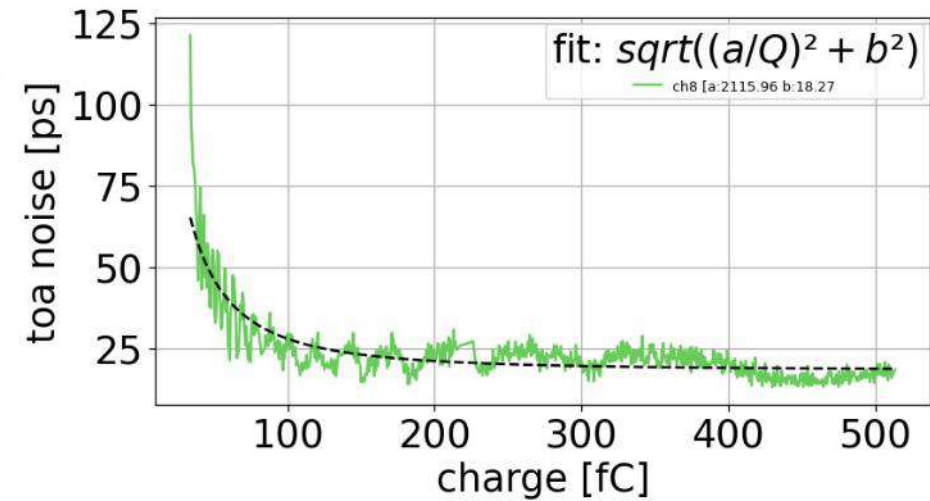
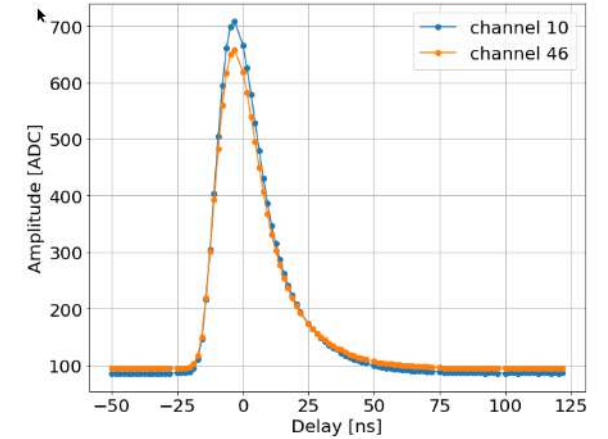
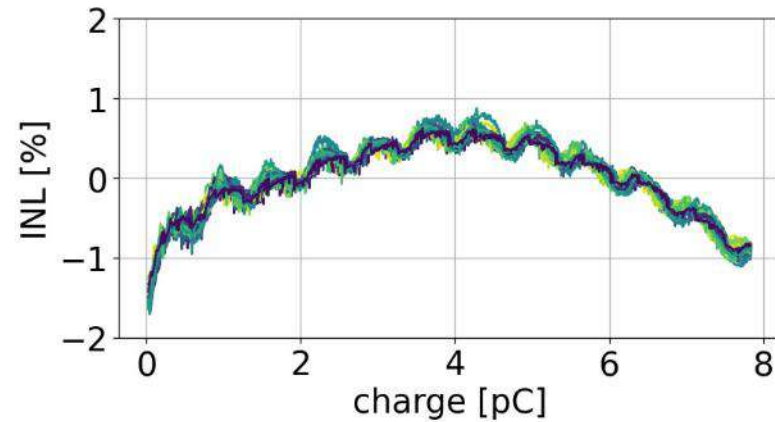
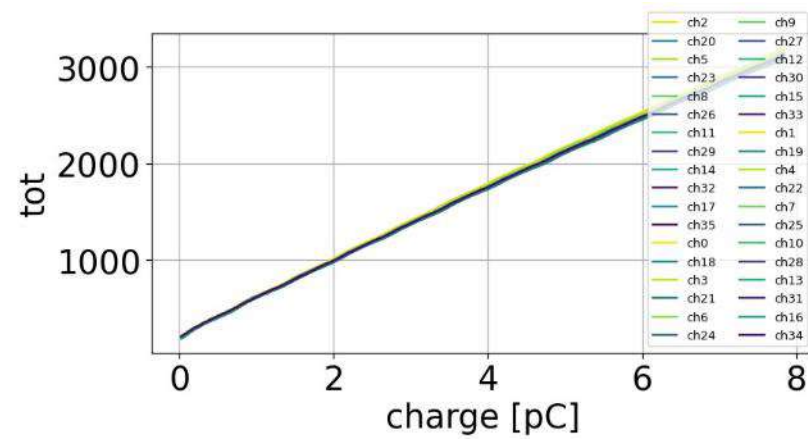
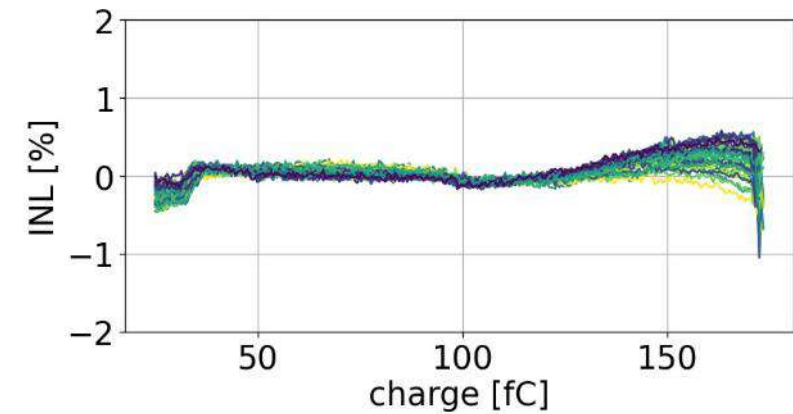
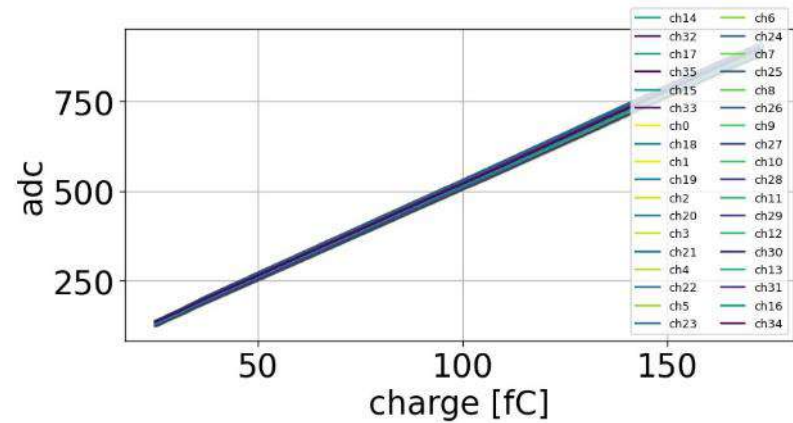
- ❑ HGCAL covers  $1.5 < \eta < 3.0$
- ❑ Full system maintained at  $-30^{\circ}\text{C}$ 
  - ❑  $\sim 640 \text{ m}^2$  of silicon sensors, 6.1M Si channels, 0.5 or 1.1  $\text{cm}^2$  cell size
  - ❑  $\sim 370 \text{ m}^2$  of scintillators, 240k scint-tile channels
- ❑ Data readout from all layers
- ❑ Trigger readout from alternate layers in CE-E and all in CE-H
- ❑ Active Elements
  - ❑ Electromagnetic calorimeter (CE-E): Si, Cu/CuW/Pb absorbers
  - ❑ Hadronic calorimeter (CE-H): Si & scintillator, steel absorber
- ❑ New Front-end electronics
  - ❑ Two versions: Silicon and SiPM
  - ❑ Rad.tolerant (200 Mrad,  $1.1016 \text{ neq} / \text{cm}^2$ )
  - ❑ Power consumption: 20 mW per channel
  - ❑ Noise: 0,3 – 0,4 fC
  - ❑ Charge: 0,2fC to 10pC
  - ❑ Pileup mitigation: Fast shaping (peak  $< 25 \text{ ns}$ ), precise timing capability (25 ps)



HGCAL Electronics – Main components and signal flow.



- 16 bits de gamme dynamique et 25 ps de resolution
- À la pointe de l'état de l'art

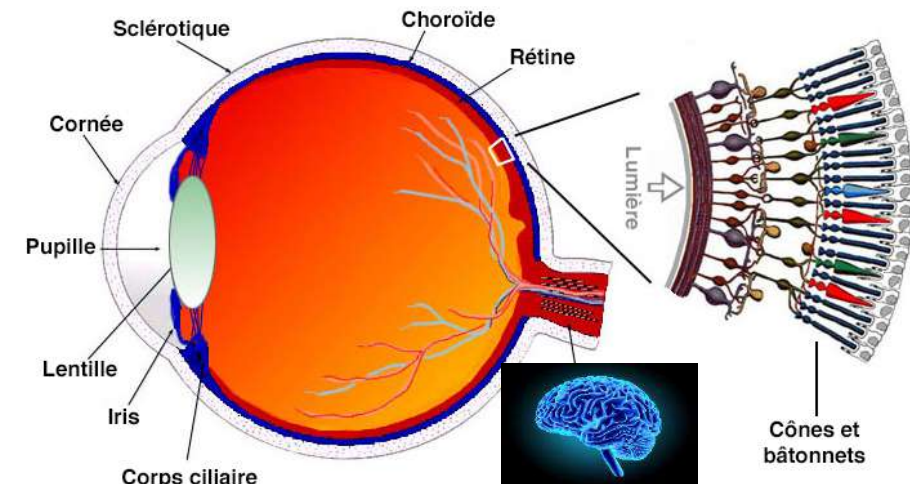
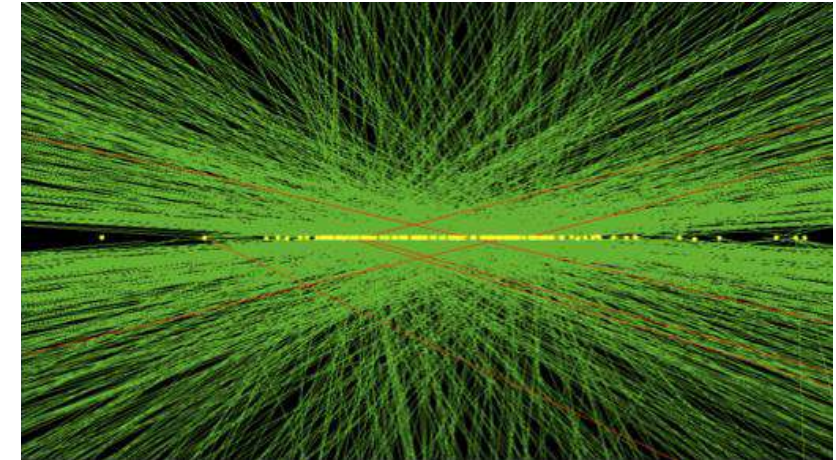


- **Circuits front-end de + en + proches du détecteur**
  - Peut intégrer le détecteur
  - Beaucoup de voies et peu de connectique
  - Chips autonomes (sans composant discret autour)
- **Circuit intégrant de + en + le back-end**
  - Conversion interne (ADC, TDC)
  - Mémorisation intégrée (SCA, RAM)
  - Slow control intégré (chargement de registres internes)
- **Contraintes :**
  - Réduire la dissipation
  - Gérer les couplages analogique/numérique (CEM)
- **Défis pour chips de trackers et calorimétrie**
  - Mesure de temps à 10 ps
  - Augmentation du numérique et évolution des outils de vérifications du numérique
  - Maintenir la performance de l'analogique
  - Performance au niveau système (couplages, bruit numérique)
  
  - Accès aux technologies plus fines (coûts) et pérennité
  - Organisationnel, masse critique





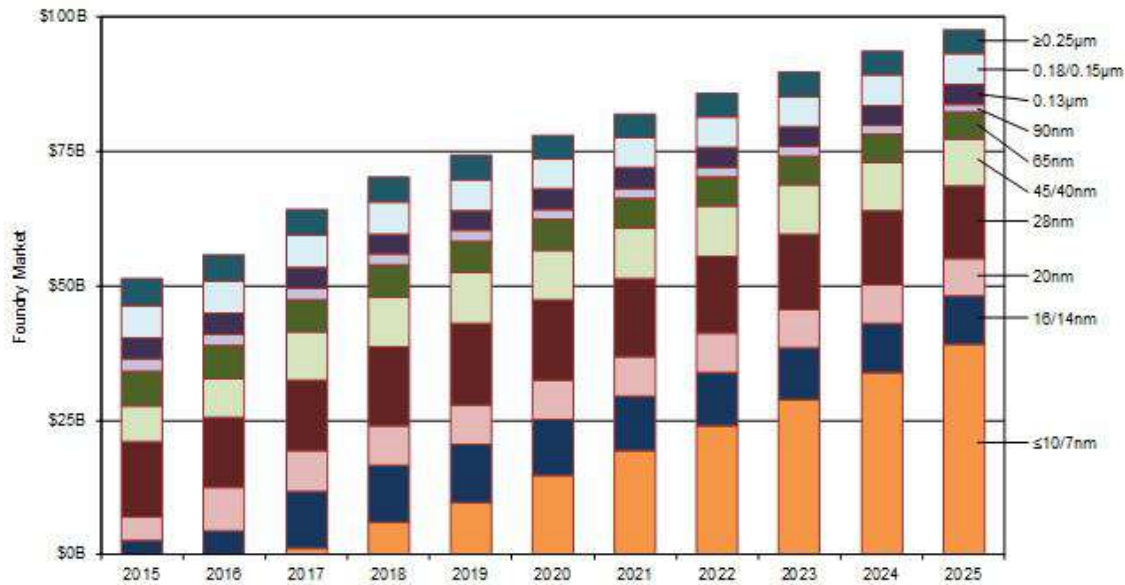
- Mêmes performances analogiques
  - Timing ( $\sim 1 - 10$  ps)
- Des blocs mixtes de plus en plus précis et rapides
  - Key IP: ADC, LDO, Data transmission, TDC
- De plus en plus de digital intégré
  - Algorithme, processing de données, intelligences dans le chip (processeur intégrés/custom)
  - Mémoire
  - Liens rapides  $\sim$  Gbps
- Radiations requises par les futures expériences
  - Besoin d'être adressé dans un effort commun international
- Intégration de plus en plus fine
  - Pixel plus petits, granularité fine latéralement et longitudinalement
- Basse conso
- Intégration, packaging, post-processing
  - Couteux
  - Accessibilité (reliable et NDA)
- Accès aux technologies de pointe est souvent restreint aux grands projets, et sera donc facilité par une approche community-wide



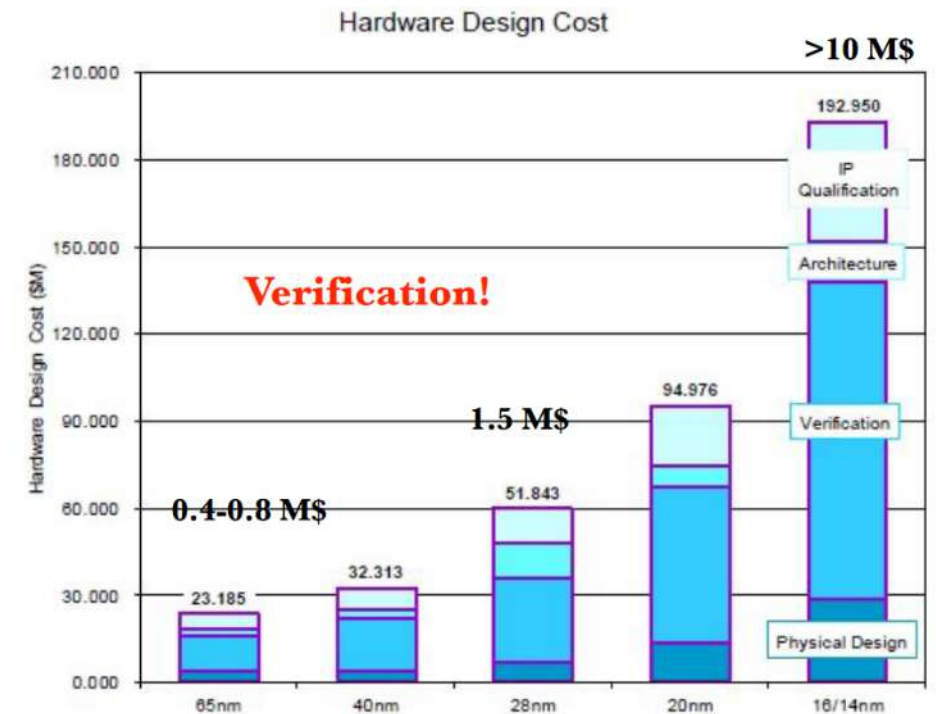
Les chips intégreront cônes, bâtonnets, nerf optique et un peu de cerveau

- Accès aux technologies plus fines (coûts) et pérennité
- L'infrastructure des instituts devra s'adapter pour correspondre aux nouvelles nécessités en termes de masse critique, de compétences nouvelles (DoT, vérification)

## Les vieilles fabs ne meurent jamais



Bonne visibilité à 5 ans sur les nœuds 130 nm, 65 nm et 28 nm



La part de la vérification est croissante → nouveau métier

- Les chips de demain ne seront plus faits par des ingénieurs isolés... ni même par des groupes isolés
- Nouvelle méthodologie de travail et de collaboration
  - Digital On Top: outil fait les schémas et layouts automatiquement, à partir des codes RTL et contraintes données par le concepteur. Bien adapté pour chips numériques
  - Analog On Top: schémas et layout faits manuellement par le concepteur pour assurer performance analogique
  - DoT vs. AoT, collaboration, outils communs, techno communes (éprouvées)
  - ➔ Il est impératif de conserver la compétence analogique pour chips de calorimétrie (on fait des instruments de mesure!)
  - ➔ Compétences d'intégrateur concentrées dans un seul labo pour garantir les performances analogiques

- Métiers davantage **diversifiés** et **spécialisés**
  - Analogique: front-end, ADC, TDC, PLL, Serializers et Deserializers
  - Digital, code, back-end
  - Intégrateur: analogique et numérique
  - Vérification, simulation comportementale

**We can do so much more!**



- L'institut fournit l'infrastructure
  - Outils, machine (CC-IN2P3)
  - Techno, NDA
  - Bibliothèque partagée d'IP

..... but it can not be done in the same way

